CONTRÔLE DE CONNAISSANCES (1/2)

- 2h, sans documents, ni calculatrice
  - sauf une page A4 manuscrite

écrite de la main de l'étudiant, sur une seule face

- programme : intégralité du cours, analogique en retrait

peu de questions, relativement

- consignes :
  - réponses à même l'énoncé
  - traces d'élaboration convaincantes exigées pour toute réponse demandant un travail d'élaboration significatif

sinon, pénalité pour résultat « sec »

  - place prévue pour être suffisante
    - si vous en manquez, c'est que vous vous y prenez sans doute mal
    - possibilité de report de réponse en fin de copie néanmoins, mais devant être signalée et rester exceptionnelle
    - schémas complexes à faire plutôt au crayon papier pour pouvoir se reprendre à la gomme si nécessaire, plutôt que raturer
  - couleur rouge à éviter (réservée au correcteur)
    - autres couleurs bienvenues, 2 ou 3 parfois utiles

CONTRÔLE DE CONNAISSANCES (2/2)

- Structure typique :
  - quelques petites questions de cours, une dizaine de petits exercices assez indépendants, puis un problème plus global (archi./système) et difficile
  - exemples :

Sous quelle condition physique un canal d'électrons apparaît-il sous la grille d'un transistor nMOS ?

Implanter méthodiquement la porte XOR en logique complémentaire CMOS et indiquer le nombre total de transistors utilisés, y compris ceux nécessaires aux complémentations.

Soit $p = (hqdu)_2$ un entier non signé sur 4 bits. Dessiner la table de vérité fonctionnelle montrant les valeurs décimales (base 10) de p en fonction des variables h, q, d et u de telle sorte que la valeur 12 occupe la case en bas à droite.

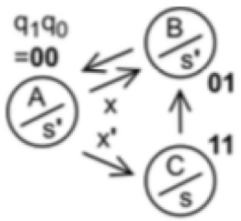
Puis exprimer la FDM de la fonction $f(h, q, d, u)$ telle que ...

On dispose d'un opérateur combinatoire *Max* fournissant sur sa sortie le maximum de ses 2 entrées entières. L'associer à d'autres éléments numériques pour pouvoir tenir à jour le maximum d'une suite de valeurs entières, reçues à raison d'une par top de l'horloge CK. Ce maximum doit pouvoir être remis à 0 grâce à un signal binaire r, de façon à ne prendre en compte que les valeurs entières se présentant ensuite. En fait, commencer par écrire la loi d'évolution numérique de ce système avant de l'implanter.

Représenter l'entier 60 sur 8 bits, d'abord normalement, ensuite avec la technique de Booth.

Et presque toujours un compteur (PC6/Exo3) quelque part…

Etablir par méthode tabulaire les lois d'évolution et de sortie correspondant au diagramme d'état ci-contre, en utilisant au mieux les cas indéterminés pour minimiser le nombre de littéraux.



Que fait le code MIPS suivant, où `gtz` signifie *greater than zero* et où le registre `zero` contient l'entier 0 ?

```
Fon :  bgtz $a0, Fin
       mv $a0, $zero
Fin :  mv $v0, $a0
       jr $ra
```

  - éventualité cette année d'un QCM en temps limité en début d'épreuve, avec possible utilisation de l'écran de l'amphi